

Моделирование аппаратной архитектуры многоядерного сопроцессора Intel Xeon Phi KNL в контексте параллельной обработки баз данных

Р.А. Чулкевич

Южно-Уральский государственный университет

Развитие параллельных СУБД является актуальной задачей в силу быстрого роста объема информации. На сегодняшний день в основе ускорения работы СУБД лежит использование многопроцессорных систем. В то же время, ускорения обработки можно добиться при использовании новых аппаратных архитектур, например, гибридных кластеров, оборудованных многоядерными сопроцессорами [1, 2]. Исследование подобных аппаратных архитектур требуют больших финансов затрат на покупку и реконфигурацию реального оборудования. Поэтому разработка моделей, обеспечивающих высокоуровневый подход к определению характеристик и сравнения времени выполнения различных запросов к БД, позволяющих при этом абстрагироваться от аппаратного обеспечения и деталей выполнения [3], является актуальной задачей.

Данное незаконченное исследование посвящено разработке математической модели *CDM* (*Coprocessor Database Model*) для оценки эффективности применения нового многоядерного сопроцессора с аппаратной архитектурой Intel Xeon Phi Knights Landing (KNL) для обработки баз данных. Отличительными особенностями архитектуры Intel KNL является наличие быстрой памяти (MCDRAM), возможность исполнять роль центрального процессора и увеличенная производительность. Большинство подходов к ускорению обработки данных в СУБД основываются на использовании вычислительного кластера. Такие конфигурации параллельных систем баз данных могут моделироваться, например, при помощи модели *DMM* (*Database Multiprocessor Model*) [4]. Для дальнейшего же увеличения производительности параллельных СУБД предлагается оптимизировать обработку транзакций не только на уровне кластера, но и в рамках каждого сопроцессора.

Модель состоит из трех подмоделей: модель аппаратной платформы, модель операционной среды и стоимостная модель. К настоящему моменту разработаны первые две подмодели.

Модель аппаратной платформы. В рамках данной подмодели компоненты системы баз данных представляются в виде CDM-дерева. Пример CDM-дерева, абстрактно представляющего структуру СУБД [5], работающей на ядрах одного Intel Xeon Phi KNL представлен на рис. 1.



Рис. 1. Пример CDM-дерева

Основными компонентами модели аппаратной платформы являются:

- менеджер запросов – разбивает запрос на подзапросы (при расширении модели будет выполнять оценку сложности подзапросов);
- менеджер памяти – выполняет фрагментацию данных и управляет обменом между быстрой памятью и памятью;
- менеджер ядер – осуществляет формирование групп тайлов и распределение подзапросов между ними;

– тайл – единица архитектура KNL, представляющая собой 2 вычислительных ядра, каждое из которых расширено блоком векторных вычислений, и 1 МБ общего для этих ядер кэша уровня L2; быстрая память и память – также являются единицами архитектуры Intel KNL.

Модель операционной среды, в пределах которой описывается основной принцип работы предлагаемой модели, дается определение основной единице измерения работы модели – *такту*, вводятся и поясняются типы тактов, моделируется фрагментация данных,

Дальнейшим направлением работ будет разработка и верификация стоимостной модели, моделирование применения сжатия данных [6], а также проверка адекватности модели в целом с использованием ресурсов суперкомпьютера «Горнадо ЮУрГУ» [7].

Литература

1. Беседин К.Ю., Костенецкий П.С. Применения многоядерных сопроцессоров в параллельных системах баз данных // Параллельные вычислительные технологии (ПаВТ'2013): труды международной научной конференции (1-5 апреля 2013 г., г. Челябинск). Челябинск: Издательский центр ЮУрГУ, 2013. С. 583.
2. Соколинский Л.Б. Prikazchikov S., Kostenetskiy P. Modeling distributed column indexes in the context of parallel database systems // Russian Supercomputing Days International Conference, Moscow, Russian Federation, 28-29 September, 2015, CEUR Workshop Proceedings. Vol. 1482, CEUR-WS.org, 2015. P. 586.
3. Kostenetskii P.S., Sokolinsky L.B. Simulation of Hierarchical Multiprocessor Database Systems // Programming and Computer Software. Vol. 39, No. 1. 2013. P. 10–24.
4. Костенецкий П.С., Соколинский Л.Б. Моделирование параллельных систем баз данных: учебное пособие. Челябинск: Издательский центр ЮУрГУ, 2012. 78 с.
5. Соколинский Л.Б. Организация параллельного выполнения запросов в многопроцессорной машине баз данных с иерархической архитектурой // Программирование. 2001. № 6. С. 13-29.
6. Костенецкий П.С., Беседин К.Ю. Исследование эффективности различных методов сжатия при передаче данных из основной памяти в память сопроцессора Intel Xeon Phi // Вычислительные методы и программирование. 2014. Т. 15, № 4. С. 593-601.
7. Костенецкий П.С., Сафонов А.Ю. Суперкомпьютерный комплекс ЮУрГУ // Параллельные вычислительные технологии (ПаВТ'2016): труды международной научной конференции (28 марта - 1 апреля 2016 г., г. Архангельск). Челябинск: Издательский центр ЮУрГУ, 2016. С. 561-573.